ELECTROSTRICTION-ACTUATED MIRROR ARRAY USED IN OPTICAL PROJECTION TYPE SYSTEM

Publication number: JP7181403
Publication date: 1995-07-21

Inventor: RI SEKIGEN; KIN MEISHIN

Applicant: DAE WOO ELECTRONICS CO LTD

Classification:

- international: G02B26/08; G02B27/18; H01L41/09; H04R17/08;

G02B26/08; G02B27/18; H01L41/09; H04R17/04;

(IPC1-7): G02B26/08; G02B27/18

- European: G02B26/08M4P; H01L41/09 Application number: JP19940180030 19940801

Priority number(s): KR19930014909 19930731; KR19930019456 19930923

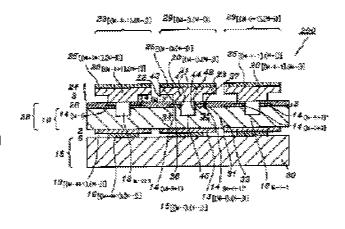
Also published as:

US5585956 (A1)

Report a data error here

Abstract of JP7181403

PURPOSE: To provide a method for manufacturing an M× N electrostrictive actuated mirror array without using a multiplayered electrostrictive ceramic structure. CONSTITUTION: An actuated mirror array 200 is provided with an active substrate 15, M× N electrostrictive actuator array 28, M× N hinge array 8, M× N connecting terminal array 6, M× N mirror array 24, substrate 30, M× N transistor array, and M× N connecting terminal array. Each electrostrictive actuator of the M× N electrostrictive actuator array is separated by a trench, and this is provided with a pair of second electrodes positioned on the upper and lower surfaces generating each first and second upper surfaces, and pair of insulating layers 26 including the second electrodes on each first and second upper surface. Each hinge of the M× N hinge array is provided with a smooth upper surface and a lower surface having a projecting part 23 attached to the upper part of each actuator. Each connecting terminal of the M× N connecting terminal array electrically connects the first electrode with the active substrate 15.



Data supplied from the **esp@cenet** database - Worldwide

(19) [[本国特許庁 (JP) (12) 公開特許公報(A)

(11)特許出願公開番号

特開平7-181403

(43)公開日 平成7年(1995)7月21日

(51) Int.Cl.6 識別記号 庁内整理番号 FΙ 技術表示箇所 Ε

G 0 2 B 26/08 Z 27/18

審査請求 未請求 請求項の数17 OL (全 11 頁)

(21)出願番号 特願平6-180030 (71)出願人 591213405

大宇電子株式會▲社▼

(22)出願日 平成6年(1994)8月1日 大韓民国ソウル特別市中區南大門路5街

541番地 (72)発明者 李 碩 源 (31)優先権主張番号 1993-14909

(32)優先日 1993年7月31日 大韓民国ソウル特別市恩平区仏光 2 洞292

(33)優先権主張国 韓国(KR) -49

(31)優先権主張番号 1993-19456 (72)発明者 金 明 震 (32)優先日 1993年9月23日 大韓民国ソウル特別市西大門区滄川洞330

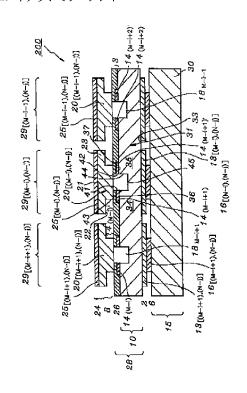
(33)優先権主張国 韓国(KR) (74)代理人 弁理士 三好 秀和 (外1名)

(54) 【発明の名称】 光投射型システムに用いられる電歪アクチュエイテッドミラーアレイ

(57)【要約】

【目的】 多層電歪セラミック構造を用いずに、M×N 電歪アクチュエイテッドミラーアレイを製造する方法を 提供すること。

【構成】 アクチュエイテッドミラーアレイ200は、 能動基板15と、M×N電歪アクチュエータアレイ28 と、M×Nヒンジアレイ8と、M×N接続ターミナルア レイ6と、M×Nミラーアレイ24と、基板30と、M ×NトランジスタアレイとM×N接続ターミナルアレイ とを備え、M×N個の各電歪アクチュエータはトレンチ により分離されて、第1、第2上部表面を各生成する 上,下部表面に位置した一対の第2電極及び各第1,第 2上部表面を施し、第2電極を含む一対の絶縁層26を 備え、M×Nヒンジアレイを形成する各ヒンジは平滑な 上部表面及び各アクチュエータ上部に取付けられた突起 部23を有する下部表面と共に提供され、M×N個の各 接続ターミナルは第1電極と能動基板を電気的に接続す る。



【特許請求の範囲】

【請求項1】 光投射型システム (optical projection system) に用いるためのM×N電歪アクチュエイテッ ドミラーアレイ (electrostrictive actuated mirror a rray)(MとNは整数であり、Mは垂直方向と平行した アレイの列の全体数を表し、Nは水平方向と平行した行 の全体数を各々表す)を製造する方法であって、

- (a) 電歪物質からなる、上部および下部表面を有する セラミックウェーハ (ceramic wafer) を製造するステ ップと、
- (b) 前記セラミックウェーハの下部表面上に一定の間 隔で配列された同一の大きさを有するM×N個の第1電 極からなるM×N第1電極アレイと、前記セラミックウ エーハの上部表面上に一定の間隔で配列され、同一の大 きさを有する2×(M+1)個の第2電極からなる2× (M+1) 第2電極セットを形成するステップであっ て、前記各々の2×(M+1)個の第2電極は互いに垂 直方向へ平行した一対の側面を含み、上部表面の垂直方 向へ延し、前記各々のM×N個の第1電極は上部表面へ 投影されるとき、隣接した二つの第2電極を含み、第1 20 電極の中心ラインは隣接した二つの第2電極などのあい だの中心ラインと一致し、
- (c) 基板 (substrate)、M×Nトランジスタからな るM×Nトランジスタアレイおよび第1電極と各々接続 するM×N個の接続ターミナルからなるM×N接続ター ミナルアレイを含む能動基板 (active matrix) 上に前 記ステップ(b)によって処理された前記セラミックウ ェーハを取付けるステップと、
- (d) 絶縁層でステップ(b) ないしステップ(c) に ラミックウェーハの上部表面を被覆するステップと、
- (e) 2×(M+1) 個の第2電極を含む前記セラミッ クウェーハの上部表面を被覆する絶縁層の上部にフォト レジスティブネックセグメント (photoresistive necke d segment) を提供するステップであって、前記各々の フォトレジスティブネックセグメントは垂直方向へ延 し、下部表面上へ投影されるとき、水平方向へ隣接した 二つの第1電極に各々含まれる一対の隣接する第2電極 を被覆する絶縁層上に位置し、
- (f) 各々のM個のトレンチは、一対の側面および下部 40 ターミナルアレイを含む能動基板と、 表面を含み、二つの第2電極のあいだに位置し、その中 心ラインは同一の列の第1電極の中心ラインおよび隣接 した第2電極のあいだの中心ラインと一致し、第2電極 と平行であり、垂直方向へN-1個の溝をさらに含むM 個のトレンチからなるMトレンチセットを形成するステ ップと、
- (g) 前記フォトレジスティブネックセグメントを除去 するステップと、
- (h) 前記ステップ(b), (c), (d), (e),

ウェーハの上部表面に、トレンチによって分離される隣 接した二つの第2電極を被覆する前記絶縁上に同時に取 付られる突起部(protrusion)を有する下部表面と上部 表面が各々提供されたM×N個のヒンジからなるM×N ヒンジアレイを配置するステップと、

- (i) ミラーを各々のM×N個のヒンジの上部表面に形 成するステップと、
- (j) M×N電歪ミラーアレイを形成するために、適切 な電気的な接続を具現するステップとを含むことを特徴 10 とする光投射型システムに用いる電歪アクチュエイテッ ドミラーアレイ製造方法。

【請求項2】 前記M×N個の第1電極と前記2×(M +1) 個の第2電極は、まず電導性金属を前記セラミッ クウェーハの前記上部表面および下部表面にスパッタリ ング (sputtering) したあと、フォトリソグラフィー方 法(photolithography method)を用いて、所望の電極 パターンを得る光投射型システムに用いることを特徴と する請求項1記載の電盃アクチュエイテッドミラーアレ イ製造方法。

【請求項3】 前記Mトレンチセットおよび各々のトレ ンチに形成されたN-1個の溝トレンチセットは、エッ チングを用いて形成される光投射型システムに用いる請 求項1記載の電歪アクチュエイテッドミラーアレイの製 造方法。

【請求項4】 前記ミラーは、光反射物質をスパッタリ ングして、各々のM×Nヒンジの上部表面に形成される 光投射型システムに用いることを特徴とする請求項1記 載の電歪アクチュエイテッドミラーアレイ製造方法。

【請求項5】 請求項1ないし請求項4のいずれか一つ よって処理された $2 \times (M+1)$ 個の第2電極を含むセ30 に引用された方法によって製造された $M \times N$ 個の電歪ア クチュエイテッドミラーアレイを備えてなることを特徴 とする光投射型システム。

> 【請求項6】 光投射型システムに用いるためのM×N 電歪アクチュエイテッドミラーアレイ(MおよびNは整 数であり、Mは垂直方向と平行したアレイの列の全体数 を表し、Nは水平方向と平行した行の全体数を各々表 す)であって、前記アクチュエイテッドミラーアレイ は、

基板、M×N個のトランジスタアレイおよびM×N接続

上部および下部表面を有する電歪部材、第1電極、互い に垂直方向へ平行である一対の側面を有する一対の第2 電極および一対の絶縁層を含み、前記電歪部材の上部表 面は上部表面と垂直した、一対の側面および上部表面を 有するトレンチによって均等に分離され、その結果によ って第1上部表面を有する第1アクチュエーチング部材 と第2上部表面を有する第2アクチュエーチング部材と を生成し、前記第1電極は下部表面上に位置し、各々の 第2電極は第1上部表面と第2上部表面に位置し、前記 (f) および (g) によって処理された前記セラミック 50 第1および第2表面の部分を被覆し、前記第2電極の側

面のうちの一つは、前記トレンチの一つの側面と一致 し、前記各々の一対の絶縁層は前記アクチュエーチング 部材の第1および第2上部表面を被覆するM×N個の電 歪アクチュエータからなるM×N電極アクチュエータア レイと、

平滑な上部表面とM×N個の電歪アクチュエータ上に取 付られる突起部を有する下部表面を各々備えるM×N個 のヒンジ(hinge)からなるM×Nヒンジアレイと、

能動基板と各々のアクチュエータ内の第1電極を電気的 に接続するのに用いられるM×N個の接続ターミナルか 10 らなるM×N接続ターミナルアレイと、

各々のM×N個のヒンジの上部表面に各々取付られるM ×N個のミラーからなるM×Nミラーアレイを含むこと を特徴とする光投射型システムに用いる電歪アクチュエ イテッドミラーアレイ。

【請求項7】 前記第1電極および第2電極は、電導性 金属からなる光投射型システムに用いられることを特徴 とする請求項6記載の電歪アクチュエイテッドミラーア レイ。

表面上に投影されるとき、一対の第2電極を備えてなる ことを特徴とする光投射型システムに用いられる請求項 7記載の電歪アクチュエイテッドミラーアレイ。

【請求項9】 前記各々の一対の第2電極は、各々第1 バイアス(bias)および第2バイアス電極として各々作 用する光投射型システムに用いることを特徴とする請求 項8記載の電歪アクチュエイテッドミラーアレイ。

【請求項10】 前記第1電極は、共通信号電極(comm on signal electrode)として作用する光投射型システ ュエイテッドミラーアレイ。

【請求項11】 前記第1バイアス電極に印加された第 1バイアス電圧と前記第2バイアス電極に印加された第 2 バイアス電圧は大きさは同一であるが、極性は反対で ある光投射型システムに用いることを特徴とする請求項 9記載の電歪アクチュエイテッドミラーアレイ。

【請求項12】 前記第1電極に印加された電圧は、そ の対応する画素の強さによって増加する光投射型システ ムに用いることを特徴とする請求項10記載の電歪アク チュエイテッドミラーアレイ。

【請求項13】 前記絶縁層は、酸化物 (oxide) であ るかまたは窒化物 (nitride) からなる光投射型システ ムに用いることを特徴とする請求項6記載の電歪アクチ ュエイテッドミラーアレイ。

【請求項14】 前記M×N個のヒンジは、絶縁エポキ シからなる光投射型システムに用いることを特徴とする 請求項6記載の電歪アクチュエイテッドミラーアレイ。

【請求項15】 前記ミラーが光反射物質からなる光投 射型システムに用いることを特徴とする請求項6記載の 電歪アクチュエイテッドミラーアレイ。

【請求項16】 前記各々の接続ターミナルは、前記能 動基板と前記各々の第1電極を電気的に接続するのに用

いられる光投射型システムに用いることを特徴とする請 求項6記載の電歪アクチュエイテッドミラーアレイ。

【請求項17】 請求項6ないし請求項16のうちのい ずれか一つで引用された構造を有するM×N電歪アクチ ュエイテッドミラーアレイを備えるなることを特徴とす る光投射型システム。

【発明の詳細な説明】

[0001]

【産業上の利用分野】本発明は光投射型システム(opti cal projection system) に関するもので、特に、電歪 アクチュエイテッドミラーアレイ (electrostrictive a ctuated mirrorarray) およびこのようなアレイを製造 するのに用いられる向上された製造方法に関する。

[0002]

【従来の技術】従来の様々のビデオディスプレーシステ ムのうち、光投射型システムは大型画面で高画質ビデオ ディスプレーを提供することと知られてきた。このよう 【請求項8】 前記各々の第1電極は、電歪部材の上部 20 な光投射型システムにおいては、ランプから投射された 光は、例えば、M×Nアクチュエイテッドミラーアレイ に均一に照明されるが、このとき、各々のミラーは各々 のアクチュエータと結合されている。アクチュエータな どは印加された電界に対応して変形する圧電材料(piez oelectric) または電歪材料 (electrostrictive) のよ うなエレクトロディスプレーシブ物質(electrodisplac ive material) からなりうる。

【0003】各々のミラーから反射された光は、開口 (aperture) に投射される。電気信号を各々のアクチュ ムに用いることを特徴とする請求項8記載の電歪アクチ 30 エータに印加することによって、光線が投射される各々 のミラーの相対的な位置が変更され、これによって各ミ ラーから反射された光の経路が変更される。各々の反射 された光の経路が変更されるばあい、各々のミラーから 反射されて開口を通過する光の量は変化されて、光の強 さが調節される。開口を通じて光の量が調節された光 は、投射レンズ (projection lens) のような適切な光 学装置を通じて投射スクリーン(projection screen) へ伝送されて像(image)をディスプレーする。

> 【0004】図1には、"PIEZOELECTRIC ACTUATED ARR 40 AY AND METHOD FOR THE MANUFACTURE THEREOF "という 名称で共同係留中の米国特許出願第 号の明細 書に開示されているM×Nアクチュエイテッドミラーア レイ100の断面図が示されているが、これは能動基板 (active matrics) 1と、M×Nアクチュエータアレイ 4 (例えば、40, 40', 40") と、これに対応す るM×Nミラーアレイ7 (例えば、70, 70', 7 0") およびM×N個の接続ターミナルアレイ9 (例え ば、90,90',90")を含み、ここでMとNは整 数である。各々のアクチュエータ(例えば、40)は上 50 部表面46, 下部表面47および一対の外側面48a,

48 bなどを含み、一対のエレクトロディスプレーシブ 部材42a、42bと、一対のエレクトロディスプレー シブ部材42a, 42bの外側面48a, 48b上に各 々載置した一対の基準電極44a, 44bと一対のエレ クトロディスプレーシブ部材42a、42hとのあいだ に位置した共通信号電極43を含む二重形態構造 (bimo rph structure)を備える(全てのアクチュエータ(例 えば、40,40',40") は本質的に同一であるの で、次の説明などは一つのアクチュエータ40に関して 記述される)。

【0005】エレクトロディスプレーシブ部材42a. 42bは、圧電物質(例えば、leadzirconium titanate (P7T)) または電歪物質(例えば、lead magnesium niobate-lead titanate (PMN-PT)) のようなエレクト ロディスプレーシブ物質から構成される。

【0006】アクチュエータ40の下部表面47は、能 動基板1と接している。ミラー70はアクチュエータ4 0の上部表面46に形成される。さらに、接続ターミナ ル90はアクチュエータ40内の共通信号電極43と能 動基板1を電気的に接続するのに用いられる。

【0007】共通信号電極43と基準電極44a,44 bとのあいだに電圧が印加されれば、それらのあいだに 配置されたエレクトロディスプレーシブ物質は印加され た電圧の極性によって所要方向に変形されるだろう。

[OOO8] "ACTUATOR ARRAY AND METHOD FOR THE MA NUFACTURE THEREOF "という名称の共同係留中である米 国特許出願第 号の明細書に、前記した光投射型 システムに用いるためのM×N個のエレクトロディスプ レーシブアクチュエイテッドアレイを製造する方法が開 示されており、その製造方法は次のステップを含む。

【0009】(1) M個の第1電導性金属層と、M+1 個のエレクトロディスプレーシブ物質層を有する多層セ ラミック構造を形成するステップであって、前記第1電 導性金属の各々の階層は二つの前記エレクトロディスプ レーシブ物質のあいだに位置し、(2)多層セラミック 構造を第1電導性金属層の垂直方向に切断して、複合セ ラミックウェーハ (composite ceramic wafer) を得る ステップと、(3)機械的な手段(例えば、ソーイング (sawing)) を用いて、水平方向へ一定の間隔をおいて ップであって、各々のトレンチは隣接した二つの第1電 導性金属層から同一の距離に位置し、(4)第2電導性 金属を蒸着するステップと、(5)M×N個のエレクト ロディスプレーシブアクチュエータアレイを得るため に、ステップ(3)とステップ(4)から形成された合 成セラミックウェーハを一定のギャップをおいて垂直方 向へ切断するステップを含む。

【0010】第1および第2電導性金属は、各々の完成 されたアクチュエイテッドミラーアレイで共通信号電極 b) として用いる。

【0011】しかし、M×N個のエレクトロディスプレ ーシブアクチュエータアレイを製造する前記方法などに は多くの問題点があった。まず、完成されたアクチュエ イテッドミラーアレイにおいて、共通信号電極43で作 用する第1電導性金属は、多層セラミック構造形成に含 まれた焼結工程(sintering process)のあいだに変形 または曲がるおそれがあり、さらに、正確な寸法のトレ ンチを形成しにくいので、その結果、正確な寸法のアク 10 チュエータの形成も行いにくくなる。前記方法における 他の問題点は、第1電導性金属としては、非常に高い焼 結温度(例えば、摂氏1、250°以上)で耐えうる白 金 (Pt) またはパラジウム (Pd) のような高融点を有す る高価の電極物質が要求されるという点である。さら に、M×N個のエレクトロディスプレーシブアクチュエ ータアレイは、機械的な手段(例えば、ソーイング)を 用いて製造されるので、M×N個のエレクトロディスプ レーシブアクチュエイテッドミラーの製造において、所 望の再生、信頼性および生産性を具現しにくく、小型化 20 にも制限が伴う。

6

[0012]

【発明が解決しようとする課題】したがって、本発明の 主な目的は、多層電歪セラミック構造を用いずに、M× N電歪アクチュエイテッドミラーアレイを製造する方法 を提供することである(MとNは整数であり、Mはアレ イの垂直方向と平行した列の全体数字を表し、Nはアレ イの水平方向と平行した行の全体数字を各々表す)。

【0013】本発明の他の目的は、高い再生および信頼 度のM×N電歪アクチュエイテッドミラーアレイを高い 30 生産性で製造する向上された方法を提供することであ

[0014]

【課題を解決するための手段】前述した目的を達成する ために、本発明の一観点によれば、M×N電歪アクチュ エイテッドミラーアレイを製造する向上された方法が提 供され、前記方法は次のステップを含む。

【0015】(a)電歪物質からなる、上部表面と下部 表面を有するセラミックウェーハを製造するステップ と、(b)前記セラミックウェーハの下部表面上に一定 配列された互いに平行な多数のトレンチを提供するステ 40 の間隔で配列された同一の大きさを有するM×N個の第 1電極からなるM×N第1電極アレイと、前記セラミッ クウェーハの上部表面上に一定の間隔で配列された同一 の大きさを有する2×(M+1)個の第2電極からなる $2 \times (M+1)$ 第2電極セットを形成するステップであ って、各々の2×(M+1)個の第2電極は互いに垂直 方向へ平行する一対の側面(side edges)を含み、上部 表面の垂直方向へ延長し各々のM×N個の第1電極は上 部表面へ投影されるとき、隣接した二つの第2電極を含 み、第1電極の中心ラインは隣接した第2電極などのあ (例えば、43) と基準電極(例えば、44a, 44 50 いだの中心央ラインと一致し、(c) 基板、M×N個の

トランジスタからなるM×Nトランジスタアレイおよび 第1電極と各々接続するM×N個の接続ターミナルから なるM×N接続ターミナルアレイを含む能動基板上に前 記ステップ(b)によって処理された前記セラミックウ ェーハを取り付けるステップと、(d)絶縁層でステッ プ(b) ないしステップ(c) によって処理された2× (M+1) 個の第2電極を含むセラミックウェーハの上 部表面を被覆するステップと、(e) 2×(M+1)個 の第2電極を含む前記セラミックウェーハの上部表面を 被覆する絶縁層の上部に、フォトレジスティブネックド 10 と、 セグメント (photoresistive necked segment)) を提 供するステップであって、各々のフォトレジスティブネ ックドセグメントは垂直方向へ延長し、下部表面上へ投 影されるとき、水平方向へ隣接した二つの第1電極に各 々含まれる一対の隣接する第2電極を被覆する絶縁層の 上部に位置し、(f)各々のM個のトレンチは、一対の 側面および下部表面を含み、二つの第2電極のあいだに 位置し、その中心ラインは同一の列の第1電極の中心ラ インおよび隣接した第2電極のあいだの中心ラインと一 らに含むM個のトレンチからなるMトレンチセットを形 成するステップと、(g)前記フォトレジスティブネッ クドセグメントを除去するステップと、(h)前記ステ ップ(b), (c), (d), (e), (f) および (g) によって処理された前記セラミックウェーハの上 部表面にトレンチによって分離される隣接した二つの第 2電極を被覆する絶縁層上に同時に取り付ける突起部を 有する下部表面と上部表面が各々提供されたM×N個の ヒンジからなるM×Nヒンジアレイを配置するステップ と、(i) ミラーを各々の $M \times N$ 個のヒンジの上部表面 30に形成するステップと、(j)M×N電歪ミラーアレイ を形成するために適切した電気的な接続を具現するステ ップを含む。

【0016】本発明の他の観点によれば、光投射型シス テムに用いる新規な構造を有するM×N電歪アクチュエ イテッドミラーアレイが提供され、前記アクチュエイテ ッドミラーアレイは次の事項を含む。

【0017】基板、M×NトランジスタアレイおよびM ×N個の接続ターミナルアレイを含む能動基板と、上部 2 電極が互いに垂直方向へ平行した一対の側面を有する 一対の第2電極、一対の絶縁層を含み、前記電歪部材の 上部表面は上部表面と垂直である、一対の側面および下 部表面を有するトレンチによって均等に分離され、その 結果によって第1上部表面を有する第1アクチュエーチ ング部材と第2上部表面を有する第2アクチュエーチン グ部材を生成し、第1電極は下部表面上に位置し、各々 の第2電極は各々第1上部表面と第2上部表面上に位置 し、前記第1および第2表面の部分を被覆し、または前 々の一対の絶縁層はアクチュエーチング部材の第1およ び第2上部表面を被覆するM×N個の電歪アクチュエー タからなるM×N電歪アクチュエータアレイと、平滑な

上部表面とM×N個の電歪アクチュエータ上に取り付け られる突起部を有する下部表面を各々備えるM×N個の ヒンジからなるM×Nヒンジアレイと、

【0018】能動基板と、各々のアクチュエータ内の第 1電極を電気的に接続するのに各々用いられるM×N個 の接続ターミナルからなるM×N接続ターミナルアレイ

【0019】各々のM×N個のヒンジの上部表面に各々 取り付けられるM×N個のミラーからなるM×Nミラー アレイとを含む。

[0020]

【実施例】以下、本発明の実施例について図面を参照し ながら詳細に説明する。

【0021】本発明によるM×N電歪アクチュエイテッ ドミラーアレイの製造工程は、図1に示された通り、上 部表面11および下部表面12を有する電歪物質(例え 致し、第2電極と平行で、垂直方向 $\Lambda N-1$ 個の溝をさ 20 ば、リードマグネシウムニオベート-リードチタネート (lead magnesium niobate-lead titanate (PMN-PT)) からなるセラミックウェーハ10から始まる。一方、上 部表面11および下部方面12は平滑で互いに平行であ る(MとNは整数であり、Mはアレイの垂直方向と平行 した列の全体数字を表し、Nはアレイの水平方向と平行 した行の全体数字を表す)。

【0022】図2に示された通り、セラミックウェーハ 10の下部表面12上に一定の間隔で配列された同一の 大きさのM×N個の第1電極 (例えば、13[(M-i+1), (N-j)], 13[(M-i), (N-j)], 13[(M-i-1), (N-j)]) からなる $M \times N$ 第1電極アレイ2が形成され、上部表面 11上には、一定の間隔で配列された同一の大きさの2 × (M+1) 個の第2電極 (例えば、14(M-i), 14 (M-i)', 14(M-i+1), 14(M-j+1)') からなる第2電 極アレイ3が形成される。一方、iとjは整数であっ て、各々M-1とN-1より小さいか同じである。各々 の2× (M+1) 個の第2電極 (例えば、14 (M-i)') は互いに垂直方向へ平行した一対の側面を有する。さら に、各々の第2電極は、セラミックウェーハ10の上部 および下部表面を備える電歪部材、第1電極、各々の第 40 表面11を横切る方向に亘って延長し、互いに平行であ る。一方、各々のM×N個の第1電極(例えば、13 [(M-i), (N-j)]) は、上部表面11に投影されるとき、 隣接した二つの第2電極(例えば、14(M-i+1), 14 (M-j+1)') を含み、前記第1電極の垂直方向の中心ライ ンは、隣接した二つの第2電極のあいだの中心ラインと 一致する。

【0023】M×N第1電極アレイ2と2× (M+1) 第2電極セット3は、例えば、スパッタリング(sputte ring) のような方法で電導性金属(例えば、Al, Cu, N 記第2電極の一側面は前記トレンチの側面と一致し、各 50 i) で全上部表面11および下部表面12を被覆してか

ら、フォトリソグラフィー(photolithography)方法を 用いて、必要な電極パターンを得ることによって達成さ れる。

【0024】前記したステップによって処理されたセラ ミックウェーハ10は、図3に示されたように、絶縁体 (例えば、A 12 O3 またはガラス (glass)) または 半導体(例えば、Si) からなる基板30, M×Nトラン ジスタアレイ(図示せず)およびM×N個の接続ターミ ナル (例えば、16[(M-i+1), (N-j)], 16[(M-i), (N ミナルアレイ6を含む能動基板15上に取付けられる。 各々のM×N個の接続ターミナル(例えば、16[(M-1), (N-j)]) は電導性接着剤を用いて、各々のM×N個 の第1電極 (例えば、13[(M-i), (N-j)]) と電気的に 接続される。

【0025】そのあと、前記したステップによって処理 された2×(M+1) 第2電極を含むセラミックウェー ハ10の上部表面11は、酸化物(oxide) または窒化 物(nitride)からなる絶縁層26で施される。

レジスティブネックセグメントのセットは、絶縁層26 の上に取付けられるが、このとき、各々のフォトレジス ティブネックセグメント (例えば、17(M-i+1)) は垂 直方向へ延され、一対の第2電極(14(M-i), 14(M -i+1)]を塗布する絶縁層26の部分を塗布さするが、各 々の一対の第2電極は下部表面12へ投影されるとき、 水平方向へ隣接した各々の二つの第1電極(13[(M-i+ 1), (N-j)], 13[(M-i), (N-j)]) と含まれる。

【0027】次のステップにおいて、(M+1)個のフ はエッチングで済まれ、よって、図3に示された通り、 一定の空間の同一の大きさを有し第2電極と平行したM 個のトレンチ (例えば、18M-i, 18M-i-1, 18Mi+1) からなるMトレンチセットを形成する。一方、各 々のトレンチ(例えば、18M-i)の中心ラインは同一 の列の第1電極 (例えば、13[(M-i), (N-j)], 13 [(M-i), (N-j+1)]) の中心ラインと一致し、各々のトレ ンチ (例えば、18M-i) は、一対の側面43,44お よび下部表面45と一定の間隔で分離され、同一の大き 9「(M-i), (N-j)], 19「(M-i), (N-j+1)]) などからな る溝セットを共に含み、これらのN-1個の溝は据え付 ける長さでトレンチ方向と垂直方向に並べている。

【0028】N-1個の溝は全てのM個のトレンチ上に 同一の位置に位置し、各々のM個のトレンチにあるN-1個の溝は隣接したトレンチの溝などと接触しない。形 成されたM個のトレンチおよびM×(N-1)個の溝の 幅と深さは、各々5~15 μ mおよび10~20 μ mの 範囲内にある。M個のトレンチおよび $M \times (N-1)$ 個 の溝が形成されれば、フォトレジスティブネックセグメ 50 接続ターミナルアレイ6を含み、各々のM×N個の電歪

10 ント (例えば、17M-i, 17M-i+1, 17M-i+2) が 除去される。

【0029】図4および図5には、前記したステップに よって処理されたセラミックウェーハ10の上部表面上 に取付けられたM×N個のヒンジ(例えば、20[(M-i+ 1), (N-j)], 20[(M-i), (N-j)], 20[(M-i-1), (N-i)] j)]) からなるM×Nヒンジアレイ8が示されている が、各々のM×N個のヒンジ (例えば、20[(M-i+1), (N-j)]) は平滑な上部表面および突起部23を有する下 -j)], 16[(M-i-1), (N-j)]) からなるM×N接続ター 10 部表面22を含み、突起部23の下部はトレンチ(18 M-i+1) により分離される対応する二つの隣接した第2 電極 (例えば、14(M-i), 14(M-i) を被覆する絶縁 層26上に同時に取付けられうる。ヒンジはUV光(Li ght) に露出されるとき、凝固する絶縁エポキシからな る。図4および図5は各々、前述したステップによって 処理されたセラミックウェーハ10の斜視図および断面 図である。

【0030】その次のステップとして、M×N個のミラ - (例えば、25[(M-i+1), (N-j)], 25[(M-i), (N-【0026】次のステップにおいて、(M+1) フォト 20 j)], 25[(M-i-1), (N-j)]) からなる $M \times N$ ミラーア レイ24は、光反射特性が好適な物質(例えば、Al)か らなり、スパッタリング方法のような従来の技術を用い て、各々のM×Nミラーは各々のM×N個のヒンジの上 部表面21に形成される。さらに、ヒンジの上部表面に スパッタリングするあいだ、他の上部表面21に形成さ れる。さらに、ヒンジの上部表面をスパッタリングする あいだ、他の上部表面21に形成されうる光反射表面か らの不規則的な光反射を防ぐために、水溶性分離器(図 示せず)をスパッタリング以前に露光領域(例えば、M ォトレジスティブネックセグメントで塗布されない領域 30 ×N個のヒンジによって被覆されない領域)に提供す る。前記分離器はあとに除去される。その後のステップ において、適切な電気的な接続が施され、これによっ て、図6および図7に示されたように、M×N電歪アク チュエイテッドミラーアレイ200が形成される。ここ で図6および図7は、この斜視図および断面図を各々示 す図である。

【0031】本発明のM×N電歪アクチュエイテッドミ ラーアレイ200は、能動基板15、M×N個の電歪ア クチュエータ (例えば、29[(M-i+1), (N-j)], 29 さのN-1個の溝(例えば、19[(M-i),(N-j-1)],1 40 [(M-i),(N-j)],29[(M-i-1),(N-j)])からなるM imesNアクチュエータアレイ28、M×N個のヒンジ(例え ば、20[(M-i+1), (N-j)], 20[(M-i), (N-j)]) から $xom \times xom \times xo$ えば、25[(M-i+1), (N-j)], 25[(M-i), (N-j)]) か らなるM×Nミラーアレイ24を含む。一方、能動基板 15は基板 30, $M \times N$ 個のトランジスタからなる $M \times$ Nトランジスタアレイ (図示せず) およびM×N個の接 続ターミナル (例えば、16[(M-i), (N-j)], 16[(Mi+1), (N-j)], 1.6[(M-i-1), (N-j)]) h5a5 $M \times N$

アクチュエータ (例えば、29[(M-i), (N-j)]) は上部 および下部表面32,33を含む電歪部材31,第1電 極(16[(M-i), (N-j)]), 互いに垂直方向へ平行した 一対の側面41,42を各々有する一対の第2電極(1 4 (M-i+1), 14 (M-i+1)') および一対の絶縁層26を 含み、電歪部材31の上部表面32は、一対の側面4 3,44および下部表面45を含み、形成された上部表 面の垂直方向を横切って延すトレンチ(18M-i)によ り均一に分離され、これによって、第1上部表面36を 有する第1アクチュエーチング部材34と、第2上部表 10 一八を示す斜視図である。 面37を有する第2アクチュエーチング部材35が生成 され、一方、第1電極 (16[(M-i), (N-j)]) は下部表 面33上に位置し、各々の一対の第2電極(14(M-i+ 1) 、14(M-i+1)') は第1上部表面36および第2上 部表面37に各々位置し、前記第1上部表面と第2上部 表面の部分を塗布し、前記第2電極の一側面はトレンチ (18M-i)の一側面と一致し、各々のアクチュエーチ ング部材の上部表面を被覆する各々の一対の絶縁層26 は、各々の一対の第2電極(14(M-i+1)、14(M-i+ 1)') を含む。各々のM×N個のヒンジ(例えば、20 20 【図7】図6で示したものの断面図である。 [(M-i), (N-j)]) は平滑な上部表面および各々のM×N 個の電歪アクチュエータ (例えば、29[(M-i), (Nj)]) の上部に取付けられる突起部23を有する下部表 面22と共に提供される。各々のM×N個のミラー(2 5 [(M-i), (N-i)]) は各々のM×N個のヒンジ(例え ば、20[(M-i), (N-j)]) の上部表面21に取付けられ る。

【0032】このような実施例において、能動基板15 の下部表面上に取付けられたアドレブルドライバー(ad dressable driver) (図示せず) は、所望のミラー匂配 30 13 [M. N] 第1電極 のために、各々のM×N個のアクチュエータにある各々 のM×N個の第1電極に電圧を印加するのに用いられう る。前記電圧は光投射型システムにある対応する画素の 強さによって増加されうる。

【0033】本発明による電歪アクチュエイテッドミラ ーアレイにおいて、各々のアクチュエータにある一対の 第2電極は、印加される電圧 (Vb) の大きさが同一であ り、極性が反対であるバイアス電極として作用し、第1 電極は対応する画素の強さによって電圧(Vp)が印加さ れる共通信号電極として作用する。このようなアクチュ 40 28[M, N] アクチュエータアレイ エータにおいて、機械的な変形は、即ち、ミラー包配程 度は一対の第2電極に印加されたバイアス電圧(+Vb, -Vb)と第1電極に印加された信号電圧 (Vp) とのあい だの差によって比例する。図8は本発明のM×N個の電 歪アクチュエイテッドミラーアレイ300の断面図を示

したものである。

[0034]

【発明の効果】したがって、本発明によれば、多層電歪 セラミック構造を用いずに、M×N電歪アクチュエイテ ッドミラーアレイを製造する方法を提供することができ

12

【図面の簡単な説明】

【図1】本発明のM×N電歪アクチュエイテッドミラー アレイを製造するのに最初に用意されるセラミックウェ

【図2】図1で示されたセラミックウェーハの下部及び 上部表面上に第1および第2電極アレイが形成された状 態を示す斜視図である。

【図3】図2で示した次の状態を示す斜視図である。

【図4】図3で示したものの次の状態を示す斜視図であ

【図5】図4で示したものの断面図である。

【図6】図4で示したものの次の状態を示す斜視図であ

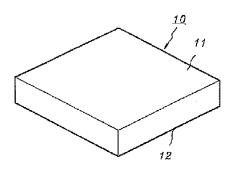
【図8】本発明のM×N圧電および電歪アクチュエイテ ッドミラーアレイの断面図である。

【図9】従来のM×Nエレクトロディスプレーシブアク チュエイテッドミラーアレイの断面図である。

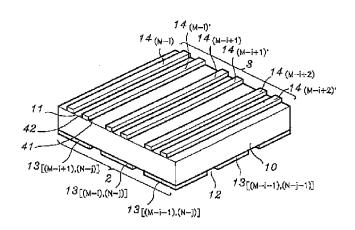
【符号の説明】

- 6 ターミナルアレイ
- 10 セラミックウェーハ
- 1 1 上部表面
- 12 下部表面
- - 14[M] 第2電極
 - 15 能動基板
 - 16[M, N] 接続ターミナル
 - 17[M] フォトレジスティブネックセグメント
 - 18[M] トレンチ
 - 19[M, N] 溝
 - 20[M, N] ヒンジ
 - 25[M, N] ミラー
 - 26 絶縁層
- - 29[M, N] 電歪アクチュエータミラー
 - 30 基板
 - 200 M×N電歪アクチュエイテッドミラーアレイ
 - 300 M×N電歪アクチュエイテッドミラーアレイ

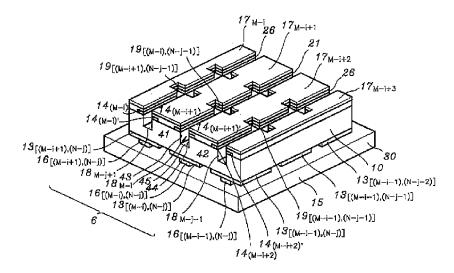
[図1]



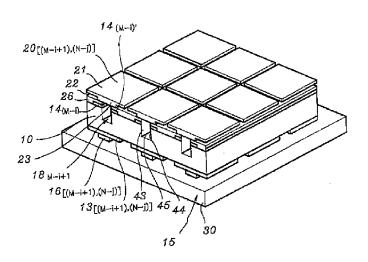
【図2】



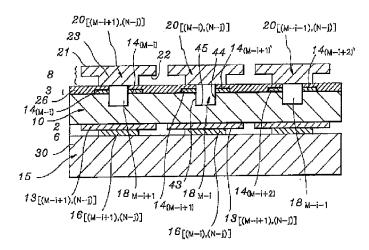
【図3】



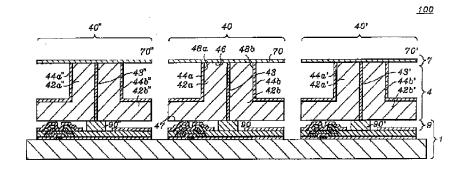
【図4】



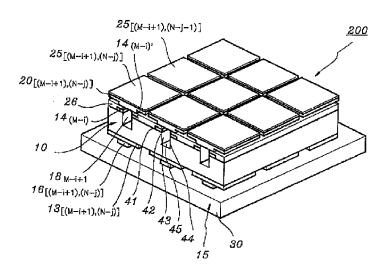
【図5】



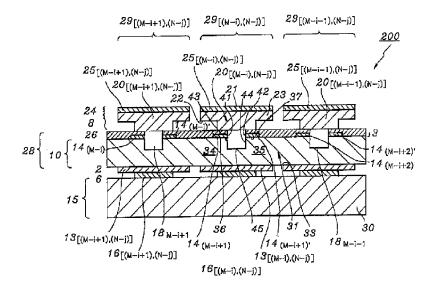
【図9】



【図6】



[図7]



【図8】

